SUBSTRATE FOR SEMICOND OR DEVICE

Patent number:

JP63124555

Publication date:

1988-05-28

Inventor:

IGARASHI TADASHI

Applicant:

SUMITOMO ELECTRIC IND LTD

Classification:

- international:

H01L23/14; H01L23/36

- european:

Application number:

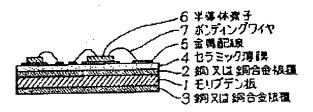
JP19860271027 19861114

Priority number(s):

Report a data error here

Abstract of JP63124555

PURPOSE:To obtain high heat dissipating property, to make it possible to implement a low cost and a thin configuration, and to obtain excellent electric insulation, by constituting a base material by a molybdenum plate, materials comprising films of copper or copper alloy, which are provided on the upper and lower surface of the molybdenum plates, and an electric insulating ceramic thin film formed on one surface of the base material. CONSTITUTION: The base material of a substrate is formed by laminating copper or copper-alloy films 2 and 3 having high heat conductivity on the upper and lower surfaces of a molybdenum plate 1 having a small thermal expansion coefficient. As a forming method, a cladding method such as cold welding, hot welding, explosion molding and the like is suitable. An electric insulating ceramic thin film 4 is formed on one surface of said base material, e.g., on the surface of the copper or copperalloy film 2. Thus a substrate is formed. As the electric insulating ceramic thin film 4, there are the following materials: oxides such as, e.g., Al2O3, Y2O3, ZrO2, TiO2 and the like and composite oxides, in which said oxides are the main components; nitrides of Si3N4, AIN and the like and composite nitrides, in which said nitrides are the main components; diamond-or pseudo-diamond-state carbon or the mixed material of the carbon; and the like.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

19日本国特許庁(JP)

⑩特許出願公開

⑫公開特許公報(A)

昭63 - 124555

@Int.Cl.4

識別記号

庁内整理番号

四公開 昭和63年(1988) 5月28日

H 01 L 23/14 23/36 M-7738-5F C-6835-5F

審査請求 未請求 発明の数 1 (全4頁)

半導体装置用基板

②特 願 昭61-271027

廉

②出 願 昭61(1986)11月14日

四発 明 者 五 十 嵐

兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会

社伊丹製作所内

⑪出 顋 人 住友電気工業株式会社

大阪府大阪市東区北浜5丁目15番地

现代 理 人 弁理士 中村 勝成 外1名

頭 細 睿

/ 発明の名称 半導体装置用基板

2 特許請求の範囲

- (1) モリフデン板と該モリブデン板の上下両面に設けた銅又は銅合金の被覆からなる基材と、 該基材の一表面上に形成した電気絶縁性のセラミック薄膜とからなる半導体装置用基板。
- (2) 上記基材におけるモリプデン板の体積率が40%以上90%以下であることを特徴とする、特許請求の範囲(1)項記載の半導体装置用基板。
- (3) 上記モリブデン板の上下両面に設けた鋼又は鋼合金の被覆が同じ厚さであることを特徴とする、特許請求の範囲(1)項又は(2)項記載の半導体装置用基板。
- (4) 上記電気絶縁性のセラミック薄膜の厚さが 1~20 μm であることを特徴とする、特許請求 の範囲(1)項ないし(3)項のいずれかに記載の半導 体装置用基板。
- 3. 発明の詳細な説明
- 〔産業上の利用分野〕

本発明は、ハイブリッドIC用基板、ICモジュール用基板等の半導体素子や電子電気部品を塔載するための電気絶縁性の基板に関する。

〔従来の技術〕

従来、このような電気絶縁性基板としてはアルミナ基板が広く用いられてきた。

しかし、最近の半導体素子の大型化や高集額化に伴ない半導体素子の発熱量が増大する一方、パッケージは薄型化の傾向にあるため、半導体素子の発生する熱の放散性がアルミナ基板よりも優れた電気絶縁性基板の開発が要望されている。

か」る要望に沿つて数種の基板が提案されているが、まだ十分な熱放散性を具えた信頼性の高い 電気絶縁性基板を得るに至つていない。

例えば、熱膨張係数が半導体素子に近い Fe - 42 % N1 合金やコパールの板の一表面をアルミナ等の電気絶縁性セラミック薄膜で被覆した基板があるが、熱伝導度が小さい欠点があつた。そこで、熱伝導度の大きい銅又は銅合金の板の一表面をセラミック薄膜で被覆して熱放散性を改善した基板が

提案されたが、セラミックと銅又は銅合金の熱形 張係数の差が大きいために、セラミック薄膜の被 覆工程や半導体素子塔載工程での熱サイクルによ りセラミック薄膜に亀裂や破損が発生し易い欠点 があつた。

更に、熱放散性が高くセラミックと熱膨張係数を近似させた銅・タングステン又は銅・モリブデン焼結合金を用い、その一表面をセラミック薄膜で被覆した基板があるが、塑性加工が困難であるうえ、パッケージの薄型化に不可欠な厚さ 0.5 mm 以下の薄型基板は非常に高価なものになる欠点があった。

(発明が解決しようとする問題点)

本発明は、上記した従来の事情に鑑み、高い熱放散性を有すると共に、安価で薄型化が可能であって、優れた電気絶縁性を具える等信頼性の高い半導体装置用基板を提供することを目的としている。

(問題点を解決するための手段)

本発明の半導体装置用基板は、モリブデン板と

スペッタリング法等の物理的又は化学的気相析出法により形成する。

このように構成した本発明の電気絶縁性基板のセラミック薄膜4の表面には、従来と同様に金属配線5を蒸着等により所定のパターンに形成し、金属配線5上の所定位置には半導体素子6をチップポンディングし、この半導体素子6と金属配線5の所定個所をポンディングワイヤ7でワイヤボンディングして半導体装置を構成する。

(作用)

 該モリプデン板の上下両面に設けた銅又は銅合金の被覆からなる基材と、該基材の一表面上に形成した電気絶縁性のセラミック薄膜とからなる。

本発明の半導体装置用基板を図面により詳しく
説明する。この基板の基材は熱路張係数の小さい
モリブデン板1の上下両面に熱伝導率の高い銅又は銅合金被覆2、3を積層したものである。銅又は銅合金被覆2、3をモリブデン板1の上下両面に形成する方法は、冷間圧接、熱間圧接の成形等のクラッド法が適しているが、他の方法により形成しても良い。

この基材の一表面上、例えば銅又は銅合金被覆 2 の表面上には電気絶縁性のセラミック薄膜 4 を形成して基板を構成する。電気絶縁性のセラミック薄膜 4 としては、例えば $A\ell_2$ 0 $_3$, Y_2 0 $_3$, Z_1 0 $_2$, T_1 0 $_2$ 等の酸化物やこれらを主成分とする複合酸化物、 $S1_3$ N $_4$, $A\ell$ N</sub> 等の窒化物やこれらを主成分とする複合酸化物、 F_3 N $_4$, F_4 N 等の窒化物やこれらを主成分とする複合窒化物、 F_4 N 等の電化物やこれらを主成分とする複合窒化物、 F_4 N 等のである。これらのセラミック薄膜 F_4 はイオンブレーティング法、

が基材全体としての熱膨張係数を低減させると共 に、高融点であるので実装プロセス等で軟化が生 じにくく、剛性の高い基板となり基板の薄型化を 達成できる。

基材におけるモリブデン板1の体積率は40 系以上90 系以下が好ましく、90 系を超えると銅又は銅合金被覆2、3が少なくなり基板装層に沿つた有効な熱放散性が得られず、40 系未満では基材の熱膨張係数が半導体案子である GaAs の1.5 倍を超え基板として不適当である他、熱サイクルでセラミック薄膜4に亀裂や剝離が生じて絶縁耐圧が低下する等信類性に劣る結果となるからである。

又、モリブデン板1の上下両面に銅又は銅合金の枝覆2、3を形成してあるので、バイメタル効果の発生を防ぐことができ、セラミック薄膜4の成膜プロセスや半導体素子の実装プロセス等で受ける熱サイクルによつても基材が変形せず、セラミック薄膜4の亀裂や剝離の発生を有効に止てきる。この効果を最も有効に発揮させるためには、モリブデン板

1 の上下両面に設けた銅又は銅合金の被覆 2 及び 3 の厚さが同じであることが好ましい。

- 尚、セラミック薄膜 4 の厚さは基板の用途により異なるが、一般的には 1 μm ~ 20 μm の範囲が - 好ましい。厚さが 1 μm 未満では十分な絶縁耐圧が得られず、 20 μm を超えると成膜時のストレスによつてセラミック薄膜 4 に亀裂や剝離が発生しやすいからである。

(実施例)

実施例1

Mo 体積率が 34 ~ 79 %になるように、 Mo 板の上下両面に Cu 被覆を熱間圧延法により形成して、厚さ 0.25 mm の Cu/Mo/Cu 構造のクラッド材を作成し、夫々 10 × 30 mm に切断した後、エメリーペーパーで表面研磨して基材とした。

各基材の一表面上に高周波イオンプレーテイン が法により AL_2O_3 薄膜を厚さ $0.5 \sim 25~\mu m$ に形成 して基材とした。尚、イオンプレーテイング法は 原料に AL_2O_3 焼結体を用いて電子ビームで溶触蒸 発させながら、酸素圧 $2\times 10^{-4} torr$ 、基材温度 300

Mo 体積率が 0 多及び 34 多の Mc 1 及び 2 は 基材全体の熱膨張係数が大きく、 Al₂0₃ 薄膜が 1 μm でも一部に亀裂の発生があつた。又、 Al₂0₃ 薄膜が 25 μm と厚い Mc 9 でも一部に亀裂が発生した。

実施例2

実施例 1 の *K* 5 の基材を用いて、その一表面上に各々膜厚が 10 μm の Y₂0₃ 薄膜及び Y₂0₃ 1 系含有 2r0₂ 薄膜を実施例 1 と同様の方法で形成した。得られた各基板の特性を実施例 1 と同様にして調べたところ、いずれもセラミック薄膜に亀裂の発生はなく、基板の電気抵抗も 10¹⁰ Ω以上の良好な 絶縁特性を示した。

尚、以上の説明においては半導体素子用基板としての具体例を説明したが、本発明は半導体素子以外の例えば電気機器や機械器具の部品や構成要素間に搭載し又は電気的に遮断するために挿入する基板等にも適用可能である。

(発明の効果)

本発明によれば、基板表面に熱伝導率の高い鋼又は鋼合金の被覆を積層しているので、基板表面

で、13.56 MHz の高周波の電力 100 W で行なつた。

各基板の特性として、まず走査型電子顕微鏡でAℓ203 薄膜の亀裂の有無を調べ、その後各基板に真空蒸着により厚さ 2 μm で 2×2 mm 角の Aℓ 電極を10 個形成し、電極と基材との間に直流 50 ▼を印加して電気抵抗を測定した。

得られた結果を下表に示す。尚、比較の為に、 厚さ 0.25 *** の Cu 板に Al₂O₃ 薄膜を形成した基板 (Mo 体積率 0 %) についても同様に特性を関べ 下表に示した。

Na	Mo体積率	熱膨張係数	Al ₂ 0 ₃ 膜厚	Al ₂ 0,膜龟裂	電気抵抗
1	0 %	17×10 ⁻⁶ /K	1 µm	有	-
2	34 "	10.7 -	1 "	".	-
3	40 -	9.9 "	2 "	甁	5×10 ¹⁰ 2
4	40 "	9.9 "	10 "	,	2. "
5	51 "	8.7 .	10 "	,	2 "
6	62 "	7.7 "	10 "	,	2 "
7	62 "	7.7 "	15 "	,	3.3 "
8	62 "	7.7 "	20 "	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	4.5 "
9	62 "	7.7 "	25 "	有	· - ·
10	79 🕶	6.5 "	10 "	無	3. 3 -

に沿つた熱放散性は実質的に銅又は銅合金からなる基板に近い優れた特性を示す。又、熱伝導率の高い銅又は銅合金の間に熱膨張係数の小さいをサップデン板を挿入しているので、セラミック薄膜比較的厚くても亀裂等の発生がなく、安価で薄型化が可能であつて信頼性の高い半導体装置用基板を提供することができる。

※ 図面の簡単な説明

図面は本発明の半導体装置用基板を用いた半導体装置の一具体例の断面図である。

1 ・・モリフデン板 2、3・銅又は銅合金被覆

4 … セラミツク薄膜 5 … 金属配線

6 ・・半導体素子 7 ・・ポンディングワイヤ

田願人 住友電気工業株式会社

代 理 人 弁理士 中 村 題

同山本正

